

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-142847

(43)Date of publication of application : 18.06.1991

(51)Int.Cl. H01L 21/60
// H05K 1/18

(21)Application number : 01-279696 (71)Applicant : HITACHI LTD

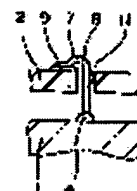
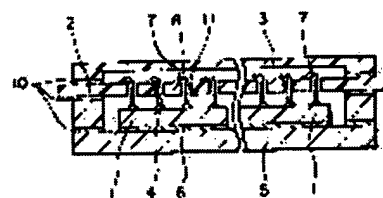
(22)Date of filing : 30.10.1989 (72)Inventor : ISHIDA TAKASHI

(54) SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE

(57)Abstract:

PURPOSE: To restrain a concentration of a thermal stress generated by a difference in a coefficient of thermal expansion by a method wherein a connecting member is formed as a needle-shaped electrode of a linear structure, one end side of it is connected to an electrode part of a wiring board and the other end side is connected to an electrode part of a semiconductor chip.

CONSTITUTION: A wire 8 of a prescribed length is first passed through a wiring hole 11 in a wiring board 2; one end side of the wire 8 is pressure-bonded to an electrode 9 of the wiring board 2; a needle-shaped electrode 7 is formed. The other end side of the wire 8 is pressure-bonded to a corresponding chip electrode 4 of a semiconductor chip 1 which is fixed and bonded to a heat sink 5. Thereby, the chip electrode 4 of the semiconductor chip 1 and the electrode 9 of the wiring board 2 are connected electrically by using the needle-shaped electrode 7; In addition, all wires 8 of the wiring board 2 are pressure-bonded; after that, the semiconductor chip 1 connected to the wiring board 2 via needle-shaped electrodes 7 are sealed airtightly by using a cap 3 via sealing members 10. Thereby, a semiconductor integrated circuit device of a modular structure can be manufactured.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑫ 公開特許公報(A) 平3-142847

⑬ Int.Cl.⁵H 01 L 21/60
// H 05 K 1/18

識別記号

3 2 1 E
U

庁内整理番号

6918-5F
6736-5E

⑭ 公開 平成3年(1991)6月18日

審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 半導体集積回路装置

⑯ 特 願 平1-279696

⑰ 出 願 平1(1989)10月30日

⑱ 発 明 者 石 田 尚 東京都青梅市今井2326番地 株式会社日立製作所デバイス
開発センタ内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

半導体集積回路装置

2. 特許請求の範囲

1. 半導体チップが接続部材を介して配線基板に接続されるフェイスダウンボンディング構造の半導体集積回路装置であって、前記接続部材が線状構造の針状電極とされ、前記針状電極の一端側が前記配線基板の電極部に接続され、かつ該針状電極の他端側が前記半導体チップの電極部に接続されることを特徴とする半導体集積回路装置。

2. 半導体チップが接続部材を介して配線基板に接続されるフェイスダウンボンディング構造の半導体集積回路装置であって、前記接続部材が線状構造の針状電極とされ、前記配線基板の配線孔に導電材料が充填され、前記針状電極が該導電材料に垂設されることによって前記配線基板の電極部に接続され、かつ該針状電極の先端が前記半導体チップの電極部に当接して接続さ

れることを特徴とする半導体集積回路装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、半導体集積回路装置に関し、特にフェイスダウンボンディング構造の半導体集積回路装置において、電極接続部が柔軟な構造とされ、接続信頼性の向上が可能とされる半導体集積回路装置に適用して有効な技術に関する。

〔従来の技術〕

フェイスダウンボンディング構造の半導体集積回路装置としては、たとえば、特開昭62-249429号公報などに記載されるように、集積回路が形成された半導体チップと、この半導体チップが実装される配線基板とを備え、半導体チップの主面およびこの半導体チップに相対される配線基板の主面に電極部が形成されている。そして、たとえば半導体チップの電極部に、半田などからなるバンプ電極が形成され、このバンプ電極が配線基板の電極部に位置合わせされてボンディングされ、半導体チップが配線基板に実装される構造

とされている。

また、半導体チップの発熱量が大きい場合には、半導体チップの裏面に放熱スタッドを接触させたり、または半導体チップの裏面を放熱板に固着させることによって半導体チップの放熱性を向上させる方法が用いられている。

〔発明が解決しようとする課題〕

ところが、前記のような従来技術においては、半導体チップを放熱スタッドに接触させる放熱構造の場合、熱伝達損失が大きく、半導体集積回路装置の高パワー化に限界がある。また、放熱板に固着させる放熱構造の場合には、半導体集積回路装置を構成する材料の熱膨張係数の違いによって電極接続部に熱的応力が発生し、この応力の発生によって半導体集積回路装置の寿命に大きな影響を与えるという欠点がある。

また、電極接続部の熱的応力の発生を抑制するためには、半導体集積回路装置を構成する材料が、たとえばSiC、AlNなどに限定されるという欠点がある。

針状電極とされ、前記針状電極の一端側が前記配線基板の電極部に接続され、かつ該針状電極の他端側が前記半導体チップの電極部に接続されるものである。

また、本発明の他の半導体集積回路装置は、半導体チップが接続部材を介して配線基板に接続されるフェイスダウンボンディング構造の半導体集積回路装置であって、前記接続部材が線状構造の針状電極とされ、前記配線基板の配線孔に導電材料が充填され、前記針状電極が該導電材料に垂設されることによって前記配線基板の電極部に接続され、かつ該針状電極の先端が前記半導体チップの電極部に当接して接続されるものである。

〔作用〕

前記した半導体集積回路装置によれば、半導体チップと配線基板とが、線状構造の針状電極とされる接続部材を介して、その一端側が配線基板の電極部に接続され、かつ他端側が半導体チップの電極部に接続されることにより、電極接続構造を柔軟な構造とすることができる。これにより、半

導体チップの電極接続部の接続信頼性が得られず、半導体集積回路装置の接続寿命が短縮されるといふ問題がある。

そこで、本発明の目的は、電極接続部を柔軟な構造とすることにより、熱膨張係数の違いによって発生する熱的応力の集中を抑制することができると同時に、比較的簡単な構造で電極接続部の接続信頼性を確保することが可能とされる半導体集積回路装置を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

〔課題を解決するための手段〕

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記のとおりである。

すなわち、本発明の半導体集積回路装置は、半導体チップが接続部材を介して配線基板に接続されるフェイスダウンボンディング構造の半導体集積回路装置であって、前記接続部材が線状構造の

半導体チップおよび配線基板の材料に依存する熱膨張係数の違いによって、電極接続部に集中して発生する熱的応力を抑制することができる。

また、前記した他の半導体集積回路装置によれば、半導体チップと配線基板とが、線状構造の針状電極とされる接続部材が配線基板の配線孔に充填される導電材料に垂設されることによって配線基板の電極部に接続され、かつ針状電極の先端が半導体チップの電極部に当接して接続されることにより、電極接続構造を柔軟な構造とすることができる。これにより、前記の半導体集積回路装置と同様に、半導体チップおよび配線基板の材料に依存する熱膨張係数の違いによって、電極接続部に集中して発生する熱的応力を抑制することができる。

〔実施例1〕

第1図は本発明の一実施例である半導体集積回路装置を示す断面図、第2図は本実施例の半導体集積回路装置である半導体チップと配線基板との接続を示す拡大断面図である。

まず、第1図により本実施例の半導体集積回路装置の構成を説明する。

本実施例の半導体集積回路装置は、たとえば複数の半導体チップが実装されるモジュール構造の半導体集積回路装置とされ、集積回路が形成された複数の半導体チップ1と、これらの半導体チップ1が接続される配線基板2とを備え、キャップ3によって気密封止されるように構成されている。

半導体チップ1は、その主面に半田などからなる複数のチップ電極（電極部）4が形成され、裏面が、たとえばSiC、AlNなどから形成される放熱板5に接合部材6を介して固着されている。

配線基板2は、その主面に複数の針状電極7が形成され、たとえば第2図に示すように、Cu、Al、Auなどのワイヤ（接続部材）8の一端が、配線基板2の電極（電極部）9に熱圧着法または超音波法などのボンディング方法によって圧着されている。

また、ワイヤ8の他端側も同様に、半導体チップ1のチップ電極4に位置合わせされ、熱圧着法

または超音波法などのボンディング方法によって圧着されている。

配線基板2に針状電極7を介して接続された半導体チップ1は、さらにシール部材10を介して、たとえばセラミックなどのキャップ3によって気密封止されている。シール部材10としては、たとえばPb/Sn半田、Au-Si、Au-Sn共晶合金、樹脂材料などが使用されている。

次に、本実施例の作用について説明する。

始めに、所定の長さのワイヤ8を配線基板2の配線孔11を通し、配線基板2の電極9にワイヤ8の一端側を圧着して針状電極7を形成する。そして、ワイヤ8の他端側を、放熱板5に固着された半導体チップ1の対応するチップ電極4に圧着する。これによって、半導体チップ1のチップ電極4と配線基板2の電極9とが、第2図のように針状電極7によって電気的に接続される。

さらに、配線基板2の全ワイヤ8を圧着した後、配線基板2に針状電極7を介して接続された半導体チップ1を、シール部材10を介してキャ

ップ3によって気密封止することにより、モジュール構造の半導体集積回路装置が製造される。

従って、本実施例の半導体集積回路装置においては、半導体チップ1と配線基板2とが、電極部であるチップ電極4および電極9に圧着された接続部材であるワイヤ8による針状電極7によって接続されることにより、電極接続部を柔軟な構造に形成することができるので、半導体チップ1と配線基板2との電極接続部に発生する熱的応力を抑制することができる。

また、複数の半導体チップ1が、放熱板5に固着されることによって半導体チップ1の放熱性を向上させることができる。

〔実施例2〕

第3図は本発明の他の実施例である半導体集積回路装置を示す断面図、第4図は本実施例の半導体集積回路装置である半導体チップと配線基板との接続を示す拡大断面図である。

本実施例の半導体集積回路装置は、実施例1と同様に集積回路が形成された複数の半導体チップ

1と、これらの半導体チップ1が接続される配線基板2とを備え、キャップ3によって気密封止されるように構成され、実施例1との相違点は、針状電極7が配線基板2の配線孔11に介在される導電部材12によって配線基板2の電極9に接続される点である。

従って、本実施例の配線基板2は、たとえば第4図に示すように、半田などの導電部材12が配線基板2の配線孔11に充填され、この導電部材12に所定の長さのワイヤ（接続部材）8が垂設されて針状電極7が形成されている。そして、導電部材12を介して配線基板2の電極（電極部）9に接続され、またワイヤ8の先端が、半導体チップ1のチップ電極（電極部）4に当接して固定されることによって半導体チップ1に接続されている。

また、本実施例の半導体集積回路装置の製造方法については、始めに、配線基板2の配線孔11に導電部材12を充填した後、半導体チップ1のチップ電極4と配線基板2の配線孔11とを位

置合わせする。そして、導電部材12を熔融状態にして、所定の長さのワイヤ8を半導体チップ1のチップ電極4に当接するまで挿入する。これによって、半導体チップ1のチップ電極4と配線基板2の電極9とが、第4図のように針状電極7によって電気的に接続される。

従って、本実施例の半導体集積回路装置においては、半導体チップ1と配線基板2とが、導電部材12に垂設された接続部材であるワイヤ8による針状電極7によって接続されることにより、電極接続部を柔軟な構造に形成することができるので、半導体チップ1と配線基板2との電極接続部に発生する熱的応力を抑制することができる。

以上、本発明者によってなされた発明を実施例1および2に基づき具体的に説明したが、本発明は前記各実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

たとえば、実施例1および2の半導体集積回路装置については、複数の半導体チップ1が実装さ

れるモジュール構造の半導体集積回路装置である場合について説明したが、本発明は前記各実施例に示したモジュール構造に限定されるものではなく、たとえば1個の半導体チップ1が実装される半導体集積回路装置についても広く適用可能である。

[発明の効果]

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

(1). 半導体チップが接続部材を介して配線基板に接続されるフェイスダウンボンディング構造の半導体集積回路装置において、接続部材が線状構造の針状電極とされ、この針状電極の一端側が配線基板の電極部に接続され、かつ他端側が半導体チップの電極部に接続されることにより、半導体チップと配線基板との電極接続構造を柔軟な構造とすることができるので、半導体チップおよび配線基板の材料に依存する熱膨張係数の違いによって電極接続部に集中して発生する熱的応力を抑制す

ることが可能である。

(2). 接続部材が線状構造の針状電極とされ、配線基板の配線孔に導電材料が充填され、針状電極がこの導電材料に垂設されることによって配線基板の電極部に接続され、かつ針状電極の先端が半導体チップの電極部に当接して接続されることにより、半導体チップと配線基板との電極接続構造を柔軟な構造とすることができるので、半導体チップおよび配線基板の材料に依存する熱膨張係数の違いによって電極接続部に集中して発生する熱的応力を抑制することが可能である。

(3). 前記(1)および(2)により、半導体チップが配線基板に柔軟な構造において接続されるので、半導体チップの交換を容易に行うことが可能である。

(4). 前記(1)および(2)により、半導体チップおよび配線基板の材料に影響されることなく、半導体チップと配線基板との接続部への熱的応力の集中が抑制されるので、電極接続部の接続寿命を延長することが可能である。

(5). 前記(4)により、電極接続部の接続信頼性が向

上され、信頼性の高い半導体集積回路装置を得ることができる。

4. 図面の簡単な説明

第1図は本発明の実施例1である半導体集積回路装置を示す断面図、

第2図は実施例1の半導体集積回路装置である半導体チップと配線基板との接続を示す拡大断面図、

第3図は本発明の実施例2である半導体集積回路装置を示す断面図、

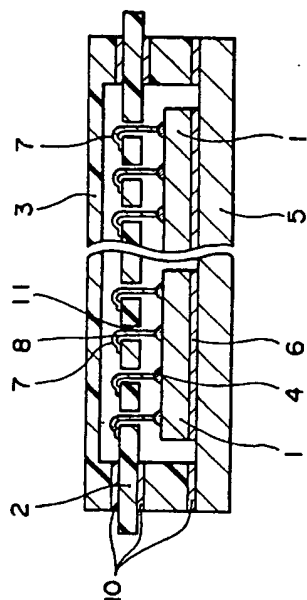
第4図は実施例2の半導体集積回路装置である半導体チップと配線基板との接続を示す拡大断面図である。

1・・・半導体チップ、2・・・配線基板、3・・・キャップ、4・・・チップ電極（電極部）、5・・・放熱板、6・・・接合部材、7・・・針状電極、8・・・ワイヤ（接続部材）、9・・・電極（電極部）、10・・・シール部材、11・・・配線孔、12・・・導電部材。

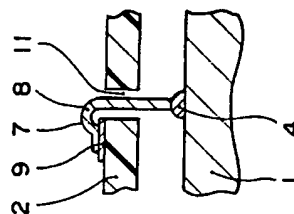
代理人 弁理士 小川 勝 男



第 1 図

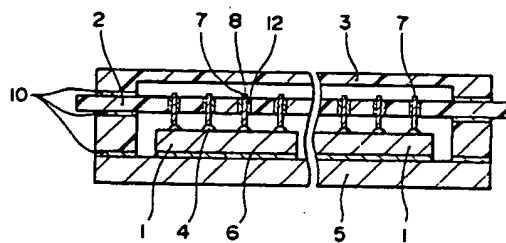


第 2 図

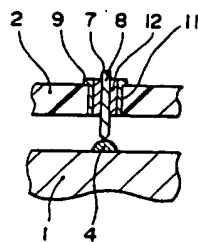


1: 半導体チップ
2: 配線基板
4: チップ電極 (電極部)
7: 針状電極
8: フライヤ (接合部材)
9: 電極 (電極部)

第 3 図



第 4 図



11: 配線孔
12: 導電部材